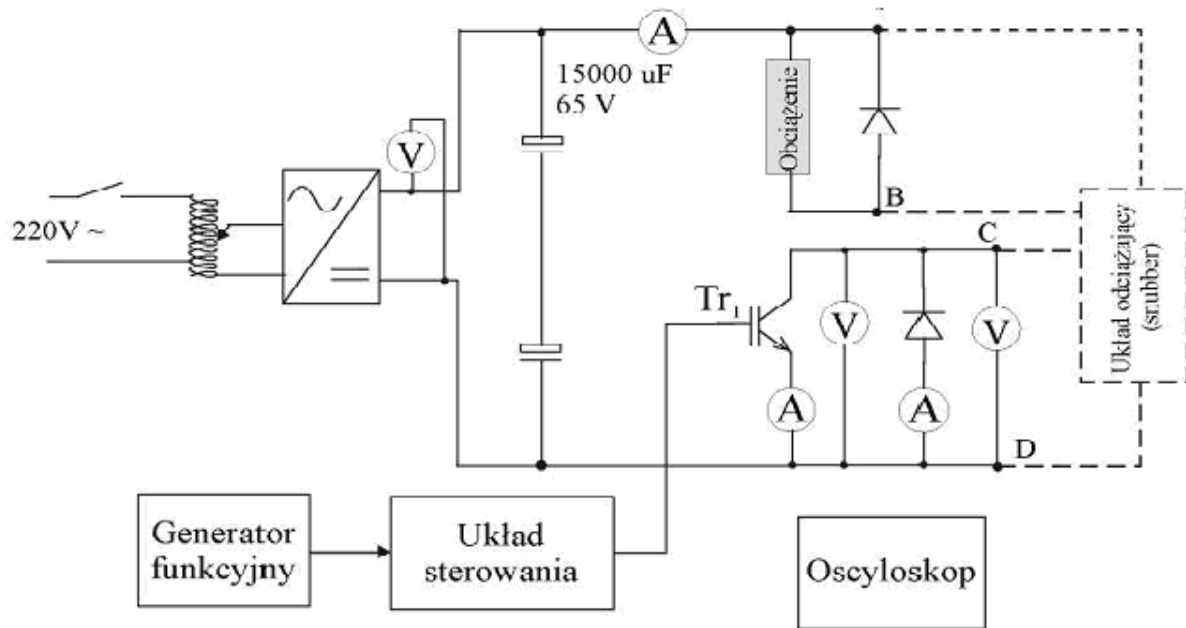


## I. Cel ćwiczenia:

Celem naszego ćwiczenia było zapoznanie się z własnościami tranzystora IGBT zasilającego odbiornik o charakterze:

- R,
- RC,
- RDC,
- RLC2D
- oraz układem odzyskiwania energii.

## II. Schemat stanowiska badawczego:



### III. Obliczenia strat tranzystora bez układu obciążającego:

- o straty na przewodzenie:

$$T_1=1,2$$

$$T=2,8$$

$$D = \frac{T_1}{T} = 0,428 \text{ - wypełnienie impulsu}$$

$$I_{C1} = 6,4 \text{ - prąd podczas załączania}$$

$$I_{C2} = 7,2 \text{ - prąd podczas wyłączenia}$$

$$P_{cond} = [I_{C1} + \frac{1}{2}(I_{C2} - I_{C1})]D \cdot U_{CEsat} = [6,4 + \frac{1}{2}(7,2 - 6,4)] \cdot 0,428 \cdot 1,4 = 4,07W$$

- o straty na przełączanie:

$$f=8,93 \text{ kHz}$$

$$E_{ON}=0,32$$

$$E_{OFF}=0,35$$

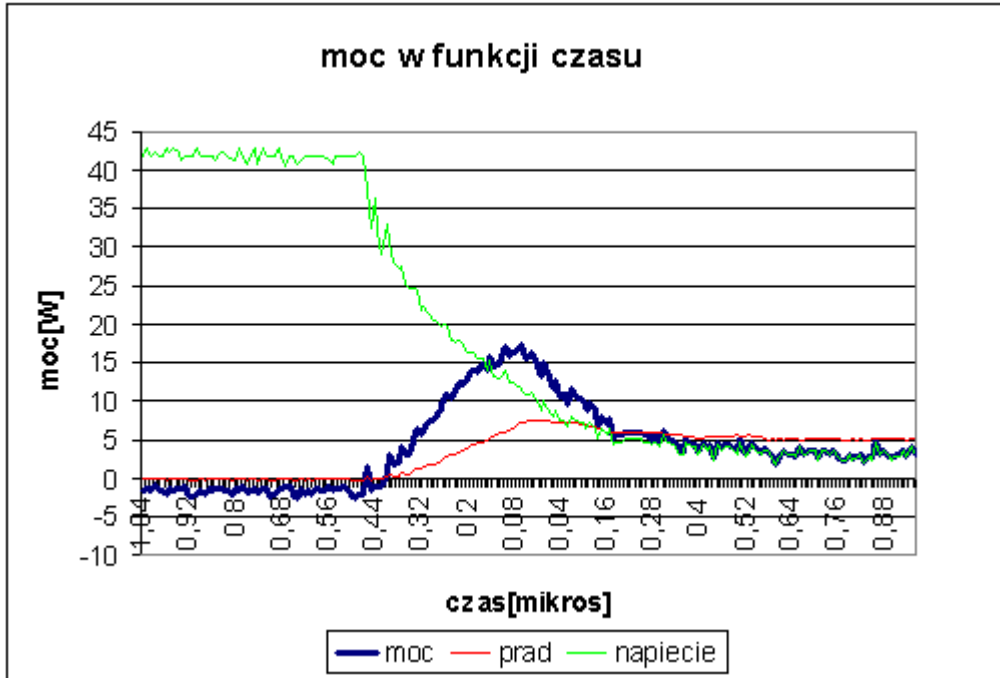
$$P_p = (E_{ON} + E_{OFF}) \cdot f = (0,32 \cdot 10^{-3} + 0,35 \cdot 10^{-3}) \cdot 8,93 \cdot 10^3 = 5,98W$$

- o całkowite straty tranzystora:

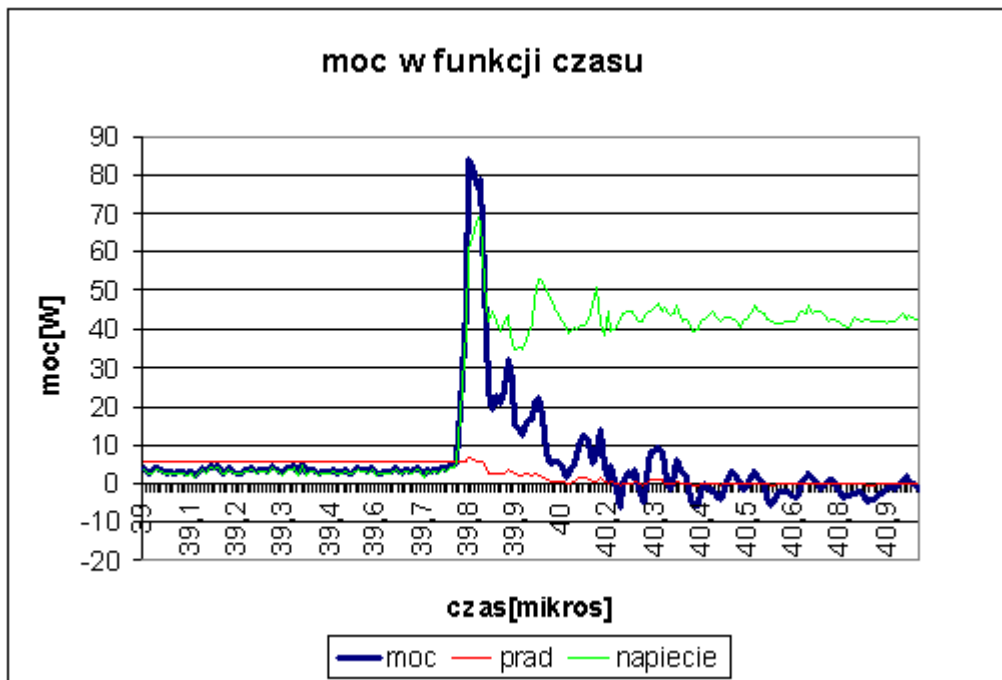
$$P_{tot} = P_p + P_{cond} = 5,98 + 4,07 = 10,05W$$

**IV. Badanie strat tranzystora przy różnych charakterach obciążenia:**  
**a) Przebieg strat mocy na tranzystora bez układu odciążającego:**

Rysunek przedstawia fragment przebiegu strat mocy w czasie załączenia.



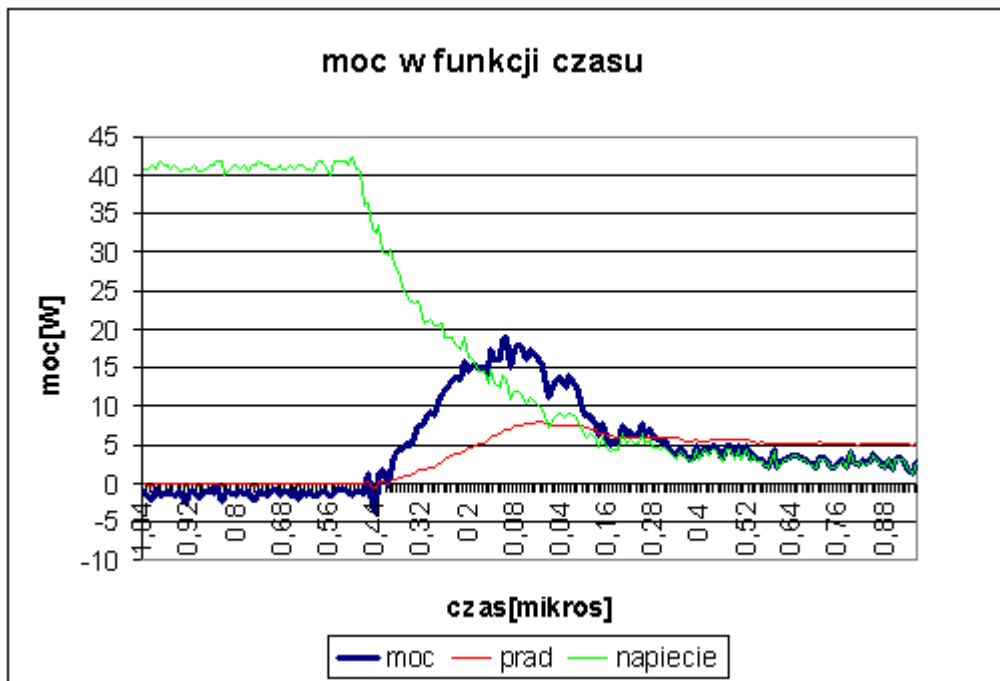
Rysunek przedstawia fragment przebiegu strat mocy w czasie wyłączenia.



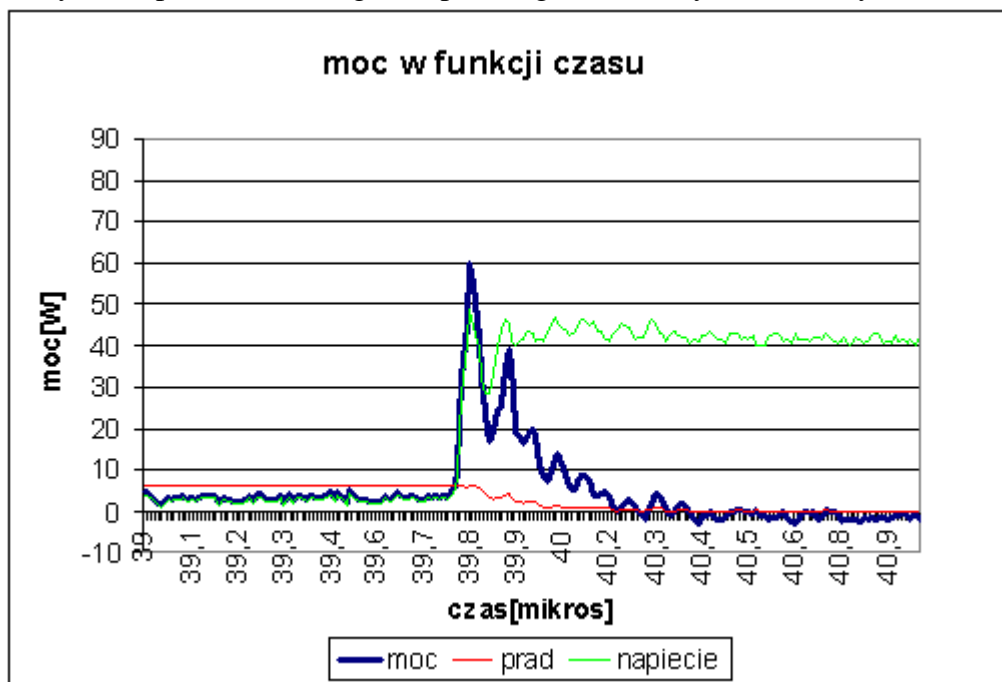
Wnioski: Powyższe przebiegi przedstawiają rzeczywiste straty na tranzystorze w czasie załączania, przewodzenia, wyłączania oraz w stanie zatkania. Jak widać najwięcej mocy wydziela się w czasie wyłączania.

## b) Przebieg strat mocy na tranzystora z układem RC

Rysunek przedstawia fragment przebiegu strat mocy w czasie załączenia.



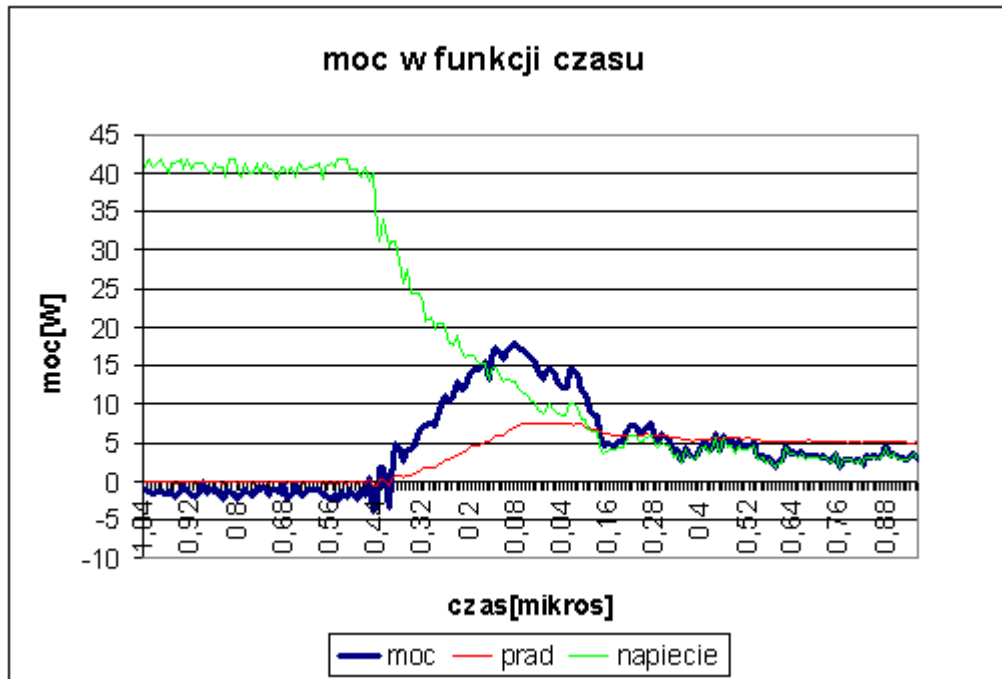
Rysunek przedstawia fragment przebiegu strat mocy w czasie wyłączenia.



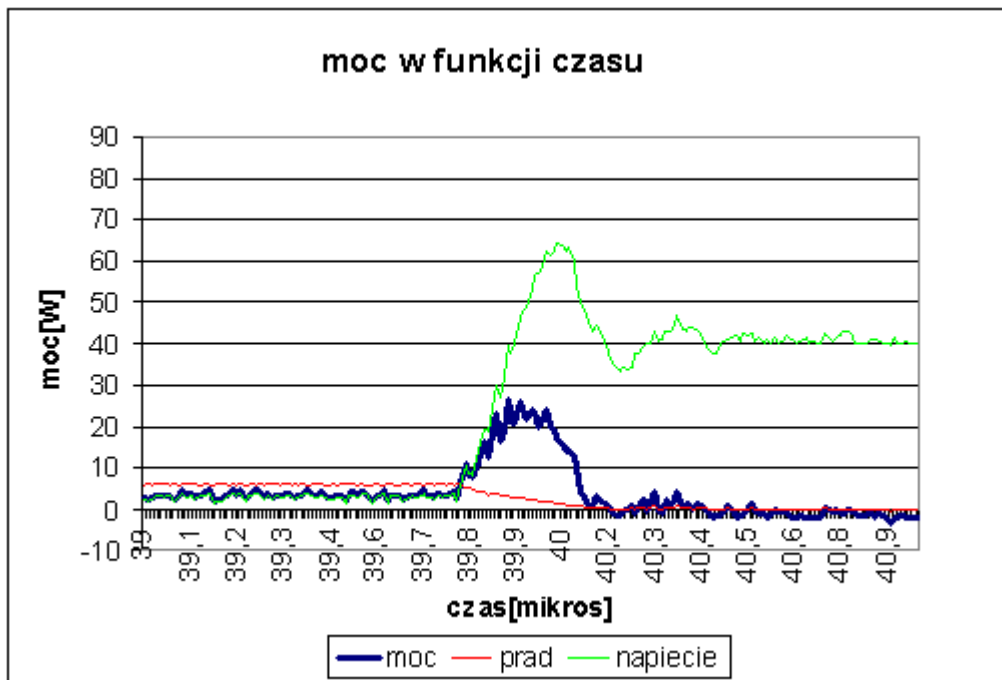
Wnioski: Zastosowanie układu RC spowodowało, że straty na wyłączeniu są mniejsze niż w układzie bez obciążenia, a przy załączaniu minimalnie większe. Szybkie ładowanie kondensatora połączonego z małą rezystancją powoduje zmniejszenie strat na wyłączeniu, ale sprzyja powiększeniu się strat na załączaniu.

c) Przebieg strat mocy na tranzystora z układem RCD

Rysunek przedstawia fragment przebiegu strat mocy w czasie załączenia.



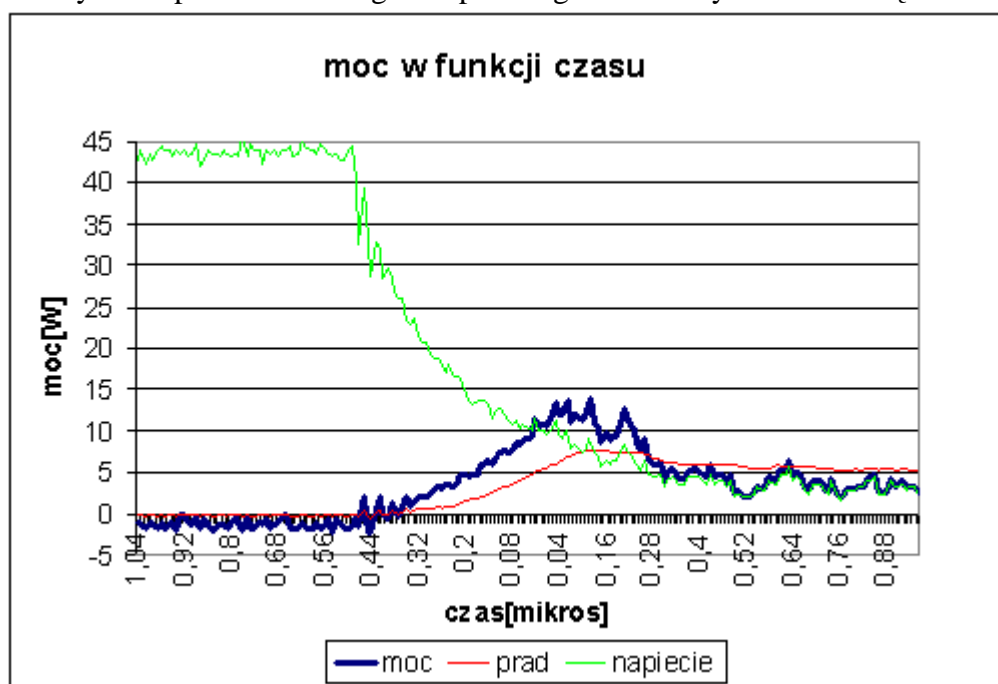
Rysunek przedstawia fragment przebiegu strat mocy w czasie wyłączenia.



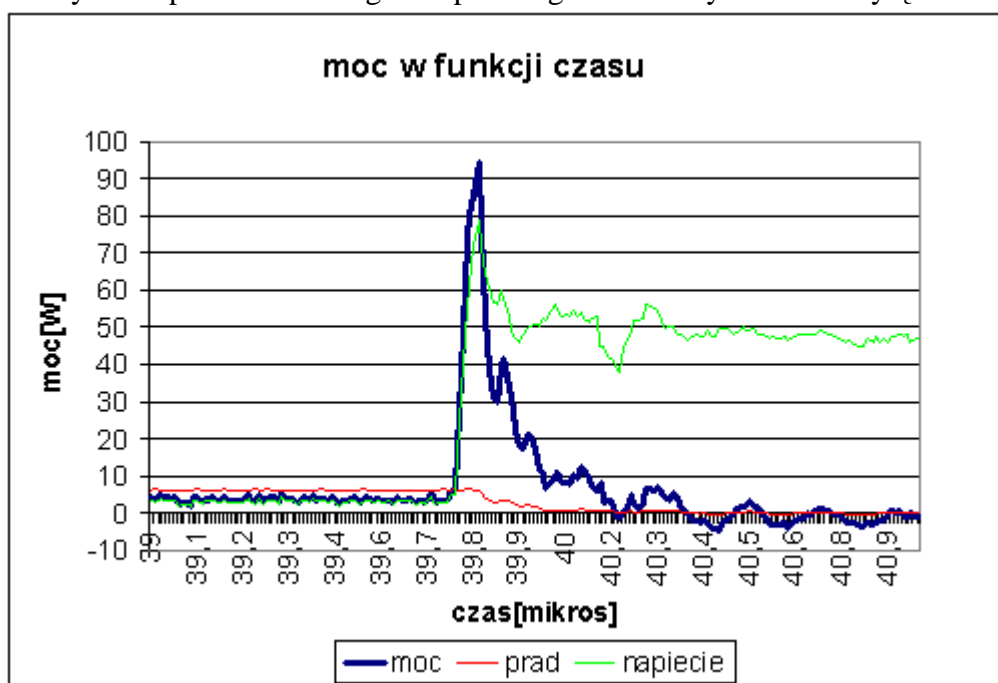
Wnioski: W układzie z RCD straty przy załączaniu są prawie identyczne jak w układzie RC, natomiast przy wyłączaniu są bardzo małe w porównaniu do przebiegów z układem RC. Spowodowane jest to obecnością rezystora który zapewnia szybkie rozładowanie kondensatora.

d) Przebieg strat mocy na tranzystora z układem RLC2D

Rysunek przedstawia fragment przebiegu strat mocy w czasie załączenia.



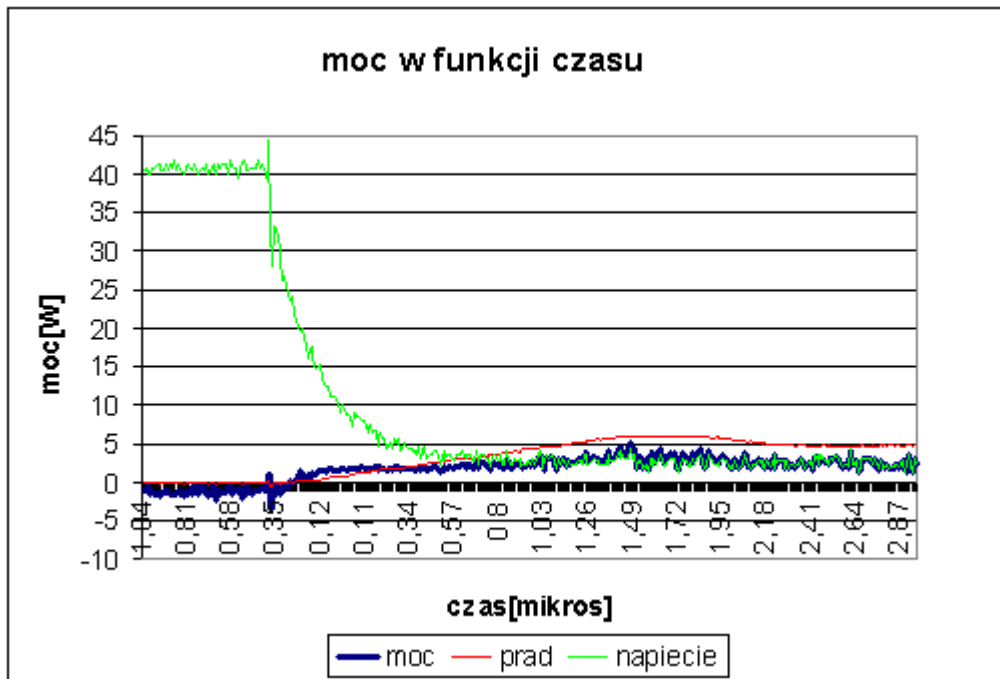
Rysunek przedstawia fragment przebiegu strat mocy w czasie wyłączenia.



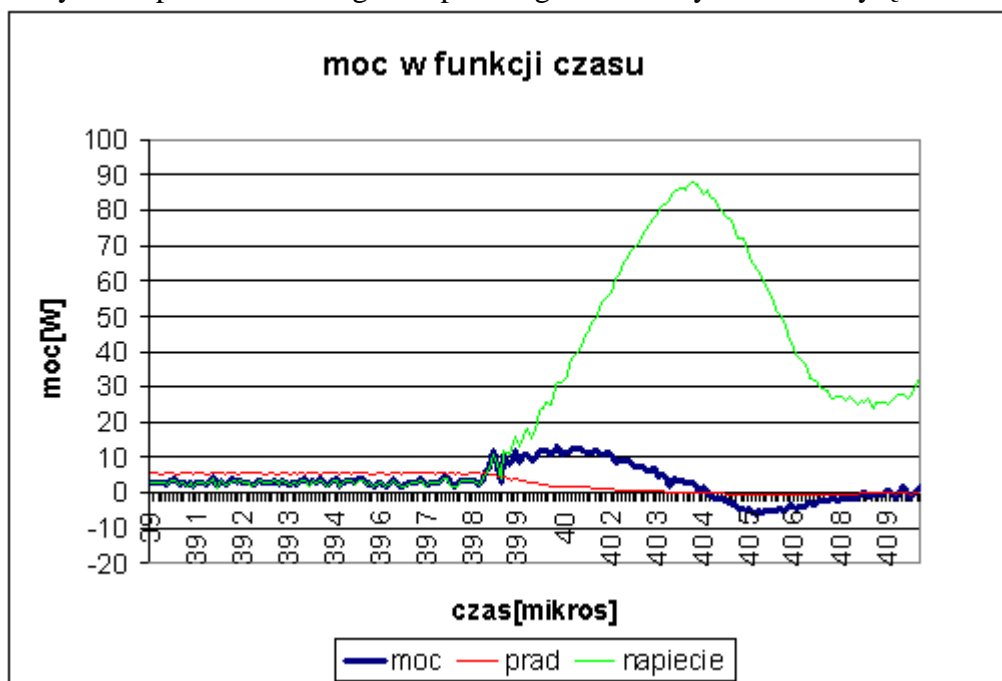
Wnioski: Układ odciążający RLC2D jest pierwszym z układów który powoduje ograniczenie strat na załączaniu, jednak co jest ogromną wadą tego układu powoduje znaczny wzrost strat na wyłączeniu. Indukcyjność w obwodzie nie pozwala na szybkie narastanie prądu przy załączaniu co jest korzystne jednak przy wyłączeniu ta sama indukcyjność powoduje bardzo duże straty na rozłączaniu.

e) Przebieg strat mocy na tranzystora z układem rekuperacji energii

Rysunek przedstawia fragment przebiegu strat mocy w czasie załączenia.



Rysunek przedstawia fragment przebiegu strat mocy w czasie wyłączenia.



Wnioski: Zastosowanie układu rekuperacji energii spowodowało znaczne ograniczenie strat na załączenie oraz wyłączenie. Układ minimalizuje straty na załączaniu i wyłączaniu oddając energię do źródła. Ponieważ układ ten zbudowany jest tylko z indukcyjności i pojemności istnieje możliwość wpadnięcia układu w rezonans co jest niekorzystne.